

LE5010/5110 Brief

日期

2019-05-20

修订记录

版本	修订日期	修订说明	作者
V1.0	2019-5-2	初始版本	jxjin
V1.1	2020-4-7	更新 SOP16 引脚图	jxjin
V1.2	2020-4-27	添加端口定义，删除图目录	jxjin
V1.3	2020-9-15	更新 SOP16 和 QFN48 封装图和引脚描述	jxjin
V1.4	2020-11-06	更新 SOP16 引脚定义	jxjin
V1.5	2020-11-11	更新 SOP16 引脚定义	jxjin
V1.6	2021-03-03	更新订货代码	jxjin
V1.7	2021-09-15	新增高温至 105℃料号和产品命令规则含义	Gbzhang
V1.8	2022-01-19	新增 SOP24 封装料号	Gbzhang

目 录

内容目录

1.1	概述	4
1.2	系统框图	6
1.3	引脚图	6
1.3.1	端口定义	11

1.1 概述

- ◆ 蓝牙 BLE5.0 / BLE5.1
 - 支持 125Kbps/500Kbps/1Mbps/2Mbps
 - 接收灵敏度: -99.7dBm @1Mbps
-96dBm @2Mbps
-105dBm @125kbps
 - 发送功率: +12dBm (最大)
 - 链路增益: 117dB @125kbps (最大)
 - 支持 Single-Ended Antenna Output
- ◆ 蓝牙 MESH
 - 支持 Bluetooth SIG Mesh
 - 支持私有 MESH
- ◆ MCU 内核
 - 32 位 CPU 内核
 - 最高频率可达 64MHz
 - 最大 64kB Data SRAM 存储
 - 最大 512kB Data Flash 存储
 - 支持双线调试协议
- ◆ 系统功耗
 - RX 模式: 4.5mA @3.3V
 - TX 模式: 4.3mA @3.3V 0dBm
 - 深度睡眠模式: 1.1uA (RTC 唤醒+GPIO 唤醒)
 - ShutDown 模式: 700nA (GPIO 唤醒)
- ◆ 电源、复位
 - 主电源域(VDD33)
 - 工作电压范围: $1.8V \leq VDD33 \leq 3.6V$
 - POR,BOR,LVD
- ◆ 时钟
 - 外部高速晶体振荡器: 16MHz
 - 内部高速 RC 振荡器: 24MHz
 - 外部低速晶体振荡器: 32.768KHz
 - 内部低速 RC 振荡器: 32.768KHz
- ◆ 系统外设
 - DMA: 支持 8 个多路复用通道
 - 看门狗定时器: IWDG 和 WWDG

- 外设互联 PIS
- 系统节拍定时器
- ◆ 安全及运算加速单元
 - ECC 椭圆曲线加密 (256)
 - AES 高级加密 (256/192/128)
 - T/DES 高级加密 (192/128/64)
 - 真随机数发生器 (TRNG)
 - 运算加速器 (CALC)
- ◆ 定时器
 - 1 个高级 16 位定时器 (ADTIM)，支持 4 组 PWM，其中 3 组支持死区互补
 - 1 个通用 32 位定时器 A (GPTIMA)，支持 4 路 PWM
 - 1 个通用 16 位定时器 B (GPTIMB)，支持 4 路 PWM
 - 1 个通用 16 位定时器 C (GPTIMC)，支持 2 组 PWM，其中 1 组支持死区互补
 - 1 个基本定时器 (BSTIM)
 - 1 个低功耗定时器 (LPTIM)
- ◆ 实时时钟器 RTC
 - 支持高精度硬件温补
- ◆ 模数转换 ADC
 - 12 位高精度 SAR ADC
 - 最大支持 9 路外部通道
 - 支持 3 路内部通道
 - 内置温度传感器
 - 1/8,1/4,1/2,3/8 VDD
 - 内部 1.4V 参考
- ◆ 通信接口
 - 2 路 I2C 接口 (支持总线仲裁)
 - 2 路 SPI 接口
 - 3 路 UART (可支持 ISO7816, LIN, IrDA 等)
- ◆ 音频接口
 - 2 路 PDM 接口，支持数字 MIC
 - 1 路 I2S 接口
- ◆ 通用 IO
 - 最大支持 34 个通用 IO

1.2 系统框图

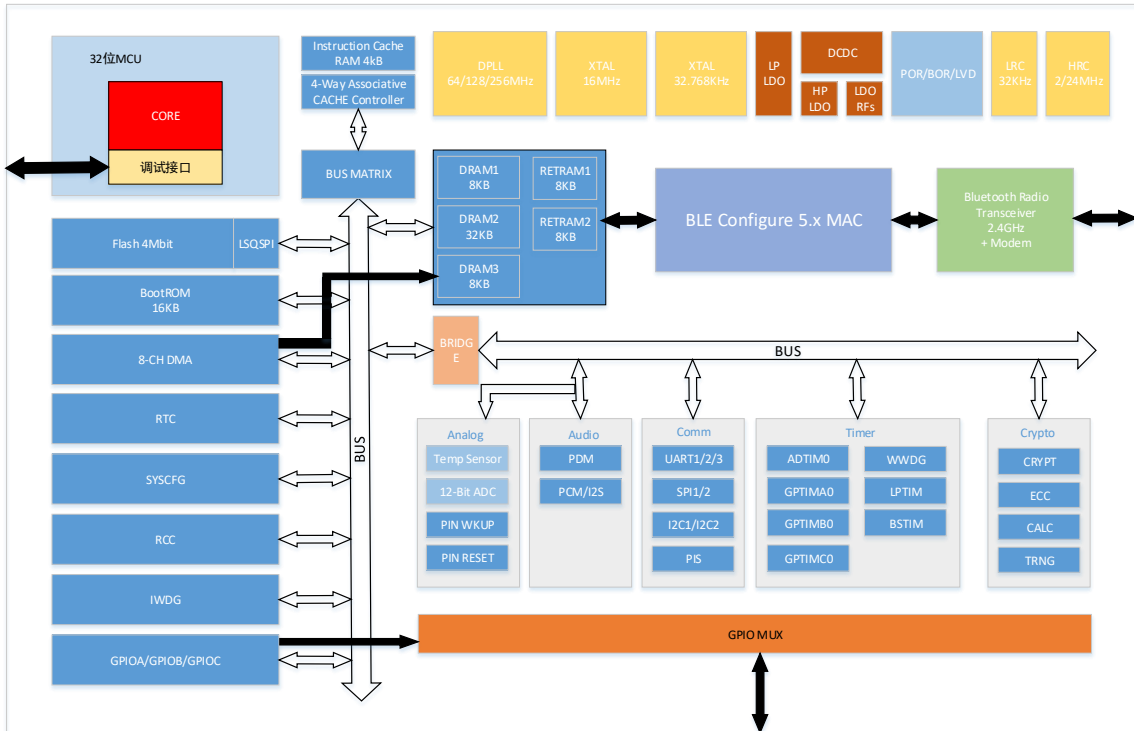


图 1-1 系统框图

1.3 引脚图

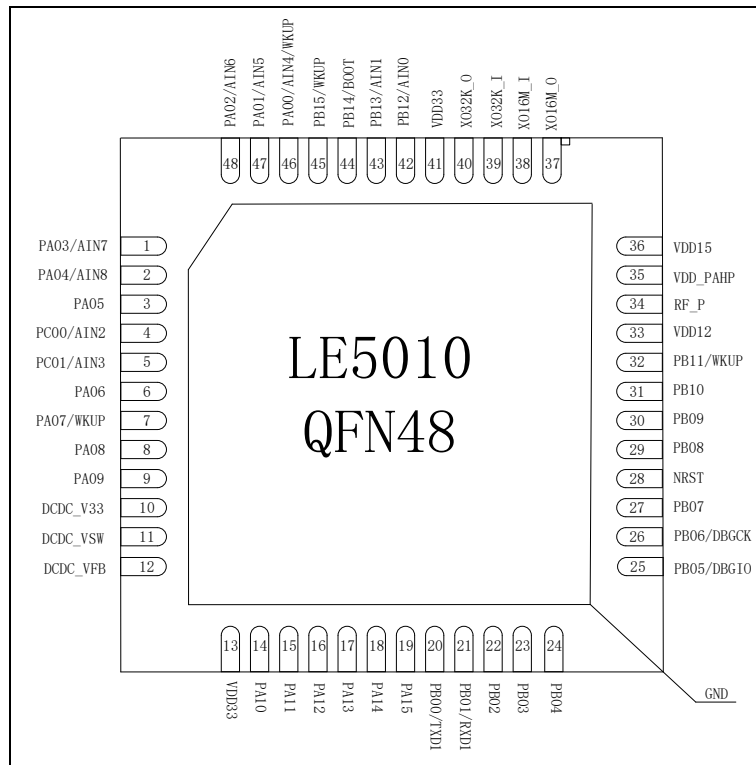


图 1-2 QFN48

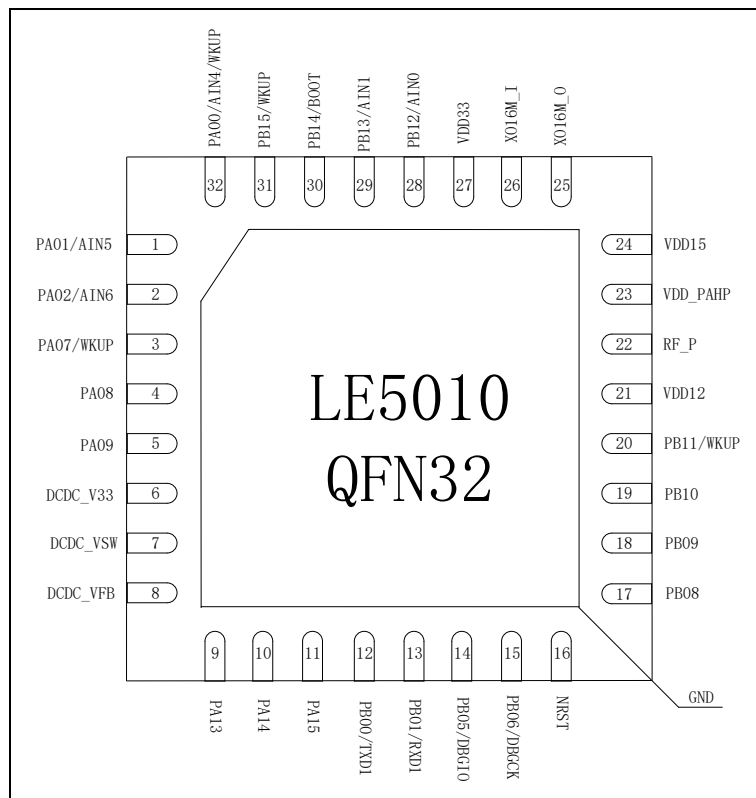


图 1-3 QFN32

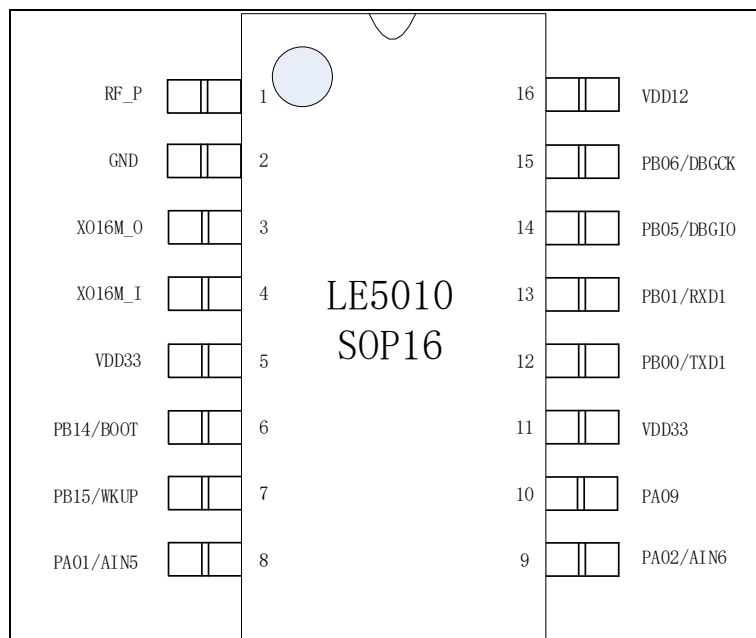


图 1-4 SOP16



图 1-5 SOP24

1.3.1 端口定义

序号	信号名	描述
1	PA03	GPIO/ADC 通道 7
2	PA04	GPIO/ADC 通道 8
3	PA05	GPIO
4	PC00	GPIO/ADC 通道 2
5	PC01	GPIO/ADC 通道 3
6	PA06	GPIO
7	PA07	GPIO/睡眠唤醒
8	PA08	GPIO
9	PA09	GPIO
10	DCDC_V33	Buck 3.3V 输入
11	DCDC_VSW	Buck SW 调制输出
12	DCDC_VFB	Buck 反馈电压
13	VDD33	芯片 3.3V 电源
14	PA10	GPIO
15	PA11	GPIO
16	PA12	GPIO

17	PA13	GPIO
18	PA14	GPIO
19	PA15	GPIO
20	PB00	GPIO/UART1_TXD
21	PB01	GPIO/UART1_RXD
22	PB02	GPIO
23	PB03	GPIO
24	PB04	GPIO
25	PB05	GPIO (调试数据接口)
26	PB06	GPIO (调试时钟接口)
27	PB07	GPIO
28	NRST	芯片复位引脚
29	PB08	GPIO
30	PB09	GPIO
31	PB10	GPIO
32	PB11	GPIO/睡眠唤醒
33	VDD12	芯片 1.2V 电源
34	RF_P	射频引脚
35	VDD_PAHP	高功率 PA 电源引脚
36	VDD15	芯片 1.5V 电源
37	XO16M_O	16M 晶振输出
38	XO16M_I	16M 晶振输入
39	XO32K_I	32.768K 晶振输入
40	XO32K_O	32.768K 晶振输出
41	VDD33	芯片 3.3V 电源
42	PB12	GPIO/ADC 通道 0
43	PB13	GPIO/ADC 通道 1
44	PB14	GPIO/BOOT 控制
45	PB15	GPIO/睡眠唤醒
46	PA00	GPIO/ADC 通道 4/睡眠唤醒
47	PA01	GPIO/ADC 通道 5
48	PA02	GPIO/ADC 通道 6

表 1-1 QFN48 封装引脚定义

序号	信号名	描述
1	PA01	GPIO/ADC 通道 5
2	PA02	GPIO/ADC 通道 6
3	PA07	GPIO/睡眠唤醒
4	PA08	GPIO
5	PA09	GPIO
6	DCDC_V33	Buck 3.3V 输入电源
7	DCDC_VSW	Buck SW 调制输出
8	DCDC_VFB	Buck 反馈电压

9	PA13	GPIO
10	PA14	GPIO
11	PA15	GPIO
12	PB00	GPIO/UART1_TXD
13	PB01	GPIO/UART1_RXD
14	PB05	GPIO（调试数据接口）
15	PB06	GPIO（调试时钟接口）
16	P_NRST	复位输入引脚
17	PB08	GPIO
18	PB09	GPIO
19	PB10	GPIO
20	PB11	GPIO/睡眠唤醒
21	VDD12	芯片 1.2V 电源
22	RFP	射频引脚
23	VDD_PAHP	高功率 PA 电源引脚
24	VDD15	芯片 1.5V 电源
25	XO16M_O	16M 晶振输出
26	XO16M_I	16M 晶振输入
27	VDD33	芯片 3.3V 电源
28	PB12	GPIO/ADC 通道 0
29	PB13	GPIO/ADC 通道 1
30	PB14	GPIO/BOOT 控制
31	PB15	GPIO/睡眠唤醒
32	PA00	GPIO/ADC 通道 4/睡眠唤醒

表 1-2 QFN32 封装引脚定义

序号	信号名	描述
1	RF_P	射频引脚
2	GND	芯片地
3	XO16M_O	16M 晶振输出
4	XO16M_I	16M 晶振输入
5	VDD33	芯片 3.3V 电源
6	PB14	GPIO/BOOT 控制
7	PB15	GPIO/睡眠唤醒
8	PA01	GPIO/ADC 通道 5
9	PA02	GPIO/ADC 通道 6
10	PA09	GPIO
11	VDD33	芯片 3.3V 电源
12	PB00	GPIO/UART1_TXD
13	PB01	GPIO/UART1_RXD
14	PB05	GPIO（调试数据接口）
15	PB06	GPIO（调试时钟接口）
16	VDD12	芯片 1.2V 电源引脚

表 1-3 SOP16 封装引脚定义

序号	信号名	描述
1	PA04	GPIO/ADC 通道 8
2	PC01	GPIO/ADC 通道 3
3	PA07	GPIO
4	PA09	GPIO
5	VDD33	芯片 3.3V 电源
6	PA10	GPIO
7	PB00	GPIO/UART1_TXD
8	PB01	GPIO/UART1_RXD
9	PB05	GPIO (调试数据接口)
10	PB06	GPIO (调试时钟接口)
11	PB10	GPIO
12	PB11	GPIO/睡眠唤醒
13	VDD12	芯片 1.2V 电源
14	RF_P	射频引脚
15	GND	芯片地
16	XO16M_O	16M 晶振输出
17	XO16M_I	16M 晶振输入
18	VDD33	芯片 3.3V 电源
19	PB14	GPIO/BOOT 控制
20	PB15	GPIO/睡眠唤醒
21	PA00	GPIO/ADC 通道 4
22	PA01	GPIO/ADC 通道 5
23	PA02	GPIO/ADC 通道 6
24	PA03	GPIO/ADC 通道 7

表 1-4 SOP24 封装引脚定义

附录1 封装信息

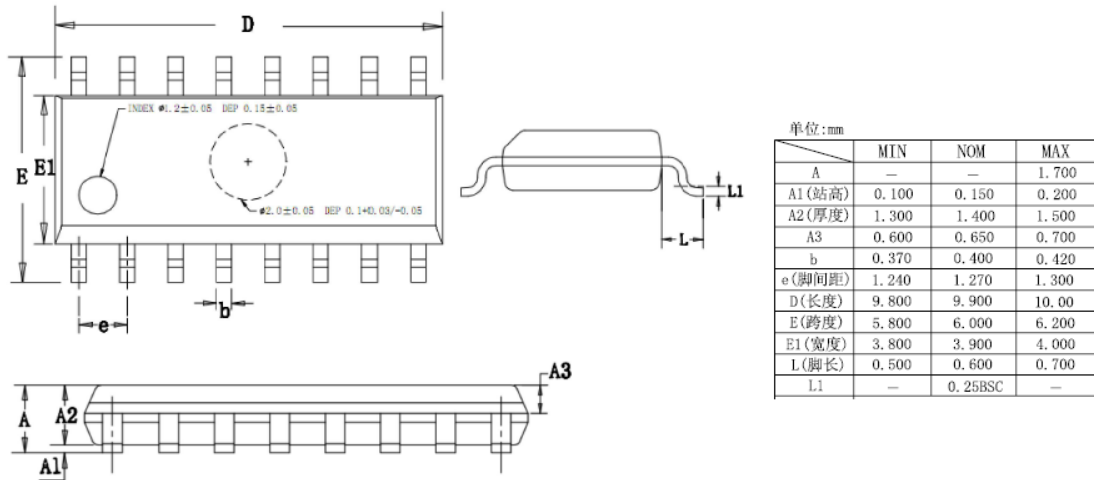


图 1-5 SOP16 外形图

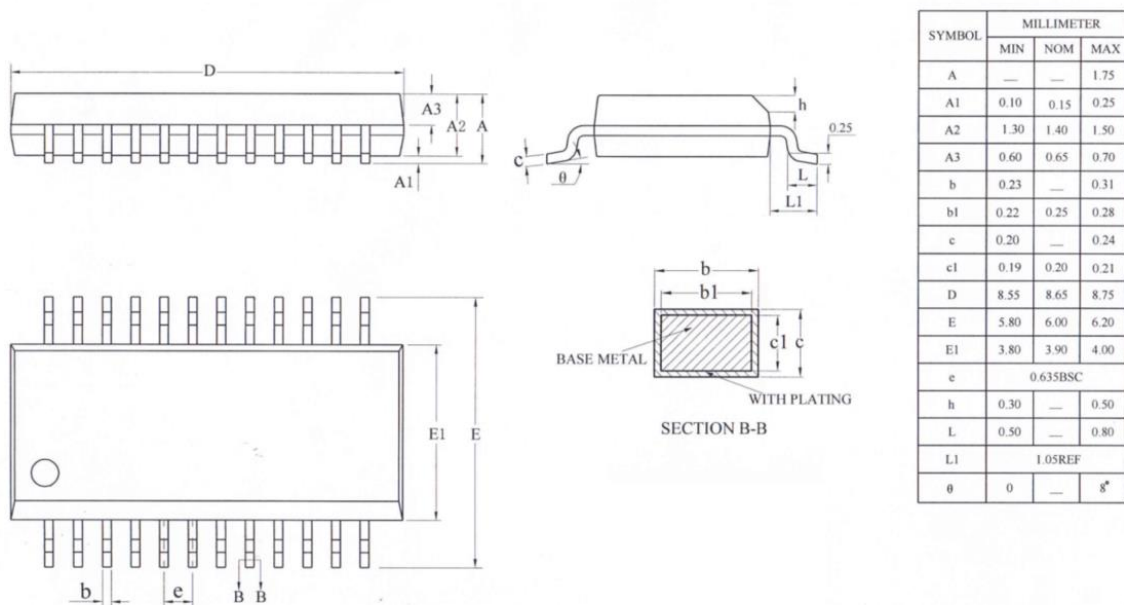


图 1-6 SOP24 外形图

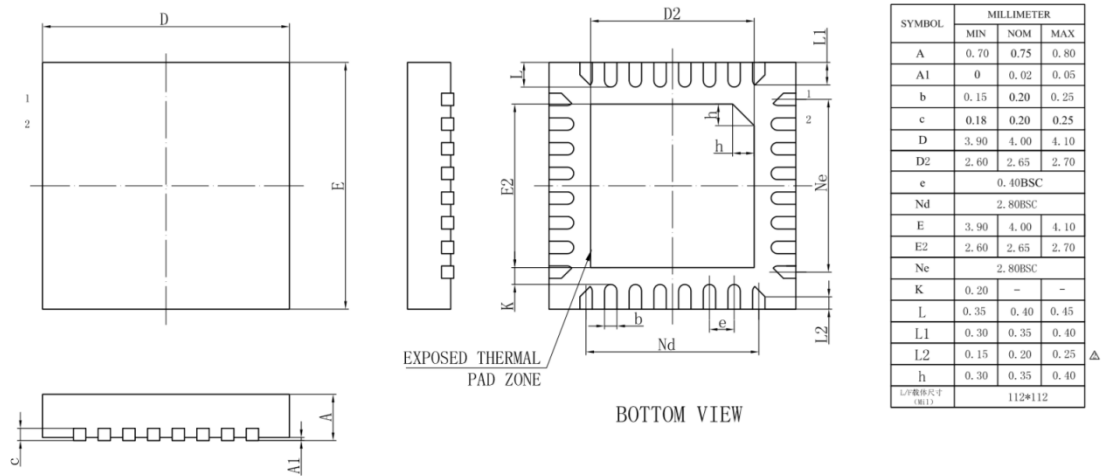


图 1-7 QFN32 外形图

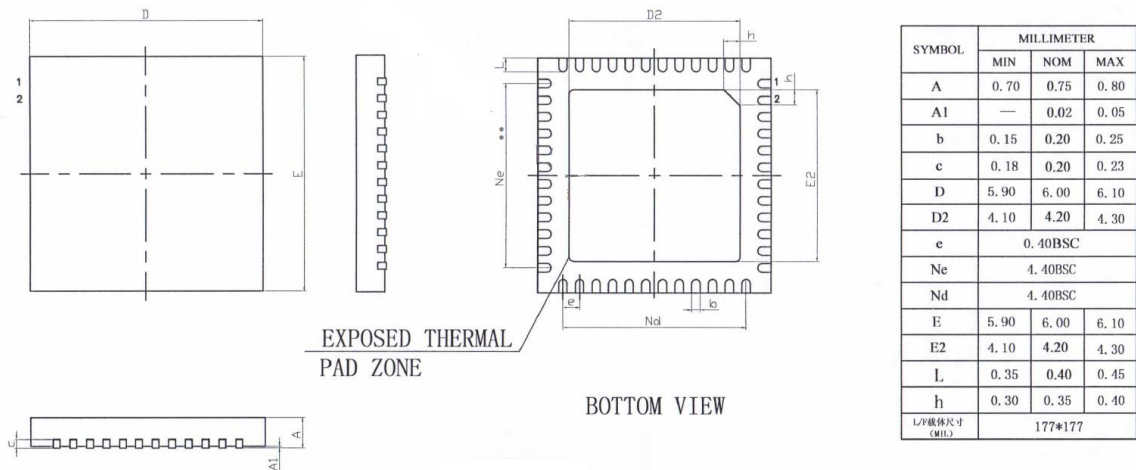


图 1-8 QFN48 外形图

附录2 订货代码

型号	协议	包装	最小包数量	封装
LE5010AI	BLE5.0	卷带	5000	QFN32
LE5010AJ	BLE5.0	卷带	5000	QFN32
LE5010BI	BLE5.0	卷带	2500	QFN48
LE5010BJ	BLE5.0	卷带	2500	QFN48
LE5010TI	BLE5.0	管装	50	SOP24
LE5010SI	BLE5.0	管装	50	SOP16
LE5110AI	BLE5.1	卷带	5000	QFN32
LE5110AJ	BLE5.1	卷带	5000	QFN32
LE5110BI	BLE5.1	卷带	2500	QFN48
LE5110BJ	BLE5.1	卷带	2500	QFN48
LE5110TI	BLE5.1	管装	50	SOP24
LE5110SI	BLE5.1	管装	50	SOP16

附录3 产品命名规则

